

《半導体はモジュラーか？ インテグラルか？》

## 全体を俯瞰し専門分野を最適化 得意な“擦り合わせ”を生かせ



長岡技術科学大学 極限エネルギー密度工学研究センター 客員教授 湯之上 隆

半導体産業は、自動車産業と同様、(日本人が得意な)“擦り合わせ”型の産業である。では何故、自動車は世界最強であるにもかかわらず、半導体はそうではないのか？ その原因は、組織が“擦り合わせ”に相応しい構造をしていないことにある。日本人が得意な“擦り合わせ”を生かすためには、世界全体を俯瞰した経営やマネージメント、市場を俯瞰したインテグレーションや設計、デバイス全体を俯瞰したプロセス開発を行うことが必要だ。

半導体はモジュラー型産業か？

半導体業界の外側にいる人々(例えば、社会学者や政治家などの知識人)が、半導体業界をどのように見ているかご存じだろうか？ 筆者の体験から言うと<sup>1)</sup>、業界外の人々の間で信じられている定説は次の通りである。自動車はインテグラル(擦り合わせ)型産業、半導体はモジュラー(組み合わせ)型産業、日本人は擦り合わせ能力が高い、故に、日本の自動車産業は強い、一方、半導体はその製造技術が装置に一体化されているため、装置を購入し並べてボタンを押せば、容易に製造できる、つまり半導体は、PC製造と同様な組み合わせ型産業で、日本人の強みである擦り合わせが生かされないため、日本半導体産業は弱い。

著名な大学に在籍する著名な社会学者ですら、その著作の中で、堂々とこのような論説を主張している<sup>2)</sup>。半導体の開発や生産現場をよく知っている人達からすれば、到底、信じがたい論説であろう。

半導体業界の外側にいる人々が、半導体製造の中身を正しく理解していない。これは半導体製造が、外側から見ただけでは、非常にわかりにくいものであるからに他ならない。外側から見えるのは、設備投資に莫大な資金が必要であること、その設備は年々高騰していくこと、その高額な設備を並べた量産工場では歩留りというファクターが半導体のコストを左右すること、この程度であろう。

インテグレーション技術の存在

では、正しい半導体製造技術はどのようなになっているのだろうか？ 半導体製造技術には、3段階の階層がある(図1)。まず、半導

体製造工程を構成する最小基本単位の要素技術(成膜/リソグラフィ/エッチング/洗浄/検査)次に、これら要素技術を組み合わせる半導体集積回路をSiウェーハ上に形成するためのインテグレーション技術(DRAMでは、500工程以上から成る工程フローをインテグレーション技術により構築する)さらに、インテグレーション技術によって構築した工程フローに従い、Siウェーハ上に目標とする性能および品質の半導体集積回路を作り込んで大量生産する量産技術。量産技術においては、歩留りが重要な意味を持つ。

半導体業界を外側から眺めた場合、高額な装置を買って並べている要素技術や、量産工場での歩留りは見える。しかし、インテグレーション技術は見えない。このインテグレーション技術が見えないことが、“半導体は擦り合わせ型ではなく組み合わせ型産業だ”と誤解してしまう原因であると思われる。はっきり言えば、自動車産業と同様に、半導体は高度な“擦り合わせ型”の産業なのである<sup>3)</sup>。

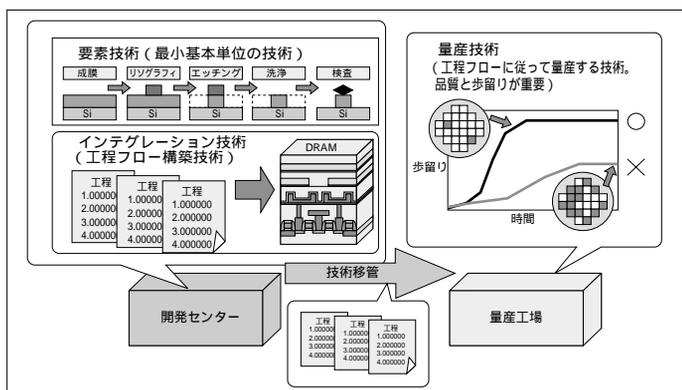


図1 半導体製造技術には3層ある

日本半導体産業の弱点は何処にあるのか？

自動車と半導体、どちらも日本人が得意とする“擦り合わせ”型の産業である。では何故、自動車は世界最強なのに、半導体はそうではないのか？日本半導体産業の弱点は何処にあるのだろうか？この問題を、要素/インテグレーション/設計技術者、および経営者の立場から分析してみたい。そして最後に、日本半導体産業が、日本人の得意な“擦り合わせ”を生かして、輝きを取り戻すにはどうしたら良いかを考察する。

要素技術者

リソグラフィ技術やドライエッチング技術など、各種の要素技術が極度に専門化してしまった結果、リソグラフィ技術者は一生リソグラフィを担当する。ドライエッチング/洗浄/CMP技術者も同様に、自分の専門の要素技術を一生担当し続けるというのが昨今の現状である。リソグラフィ技術者がドライエッチングに転向したり、ドライエッチング技術者が洗浄技術者に転向したりすることは、まずない。その結果、要素技術者達は自身の専門の要素技術に特化するために、そのほとんどが一生の間、“トランジスタを作ったこと”を経験することができない。つまり、トランジスタを作るということを俯瞰して、自身の要素技術を最適化することができない技術者がほとんどなのである。

インテグレーション技術者

2年前、米Intelのインテグレーション技術者へのヒアリングを行った。その結果、彼らは半導体デバイスの原価から逆算して、プロセスフローを構築していた<sup>4)</sup>。まず、生産する半導体デバイスが組み込まれる製品（例えばPC）の価格および原価を想定する。次に、この原価から半導体デバイスの価格および原価を決める。そして、この原価を実現する歩留りを決める。例えば、価格2万円、原価1万円、歩留り90%といった具合である。そして、原価1万円、歩留り90%に“なるように”、プロセスフローを構築する。その際、最優先するのはコストである。極力短いフローを組み、極力各工程をシンプルにしてスループットを上げる。また、目標とする歩留りや納期を達成できるようにフローを工夫する。

一方、日本の半導体メーカーのほとんどのインテグレーション技術者は、プロセスフロー構築の際、半導体デバイスの性能を最優先している（と言うより、性能しか考えていない）。より高性能なトランジスタを作るように最善を尽くす。コストに関する考慮はない。その結果、フローは長くなる。また、各工程のプロセスが複雑になり、スループットが悪くなる。このようなフローを量産工場に移管すると、当然ながら製造設備は多くなる。また、複

雑なプロセスを実現するために装置は特注になる。その結果、コストは増大する。量産工場でのコスト削減では、ウェーハ価格や材料価格を減らすのが精一杯であり、「まさに焼け石に水。量産工場ではコスト削減問題が火を噴く」ことになる。

設計技術者

Intelのヒアリングから、プロセスフローのインテグレーションにより、デバイスのコストに大きな差が出るのがわかった。では、設計のやり方によってコストに差が出ることはないのだろうか？

ある大手半導体メーカーの元設計責任者にヒアリングしたところ、「設計でコストに差が出る？（しばらく考えて）そうかもしれない」という回答であった。次に、設計関係のコンソーシアムの責任者に同様なヒアリングを行ったところ、「（やはりしばらく考え込んで）そうかもしれない」と同じ回答であった。さらに、ある大手半導体メーカーの設計統括部長に同様のヒアリングをしたところ、「設計のやり方でコストに差が出るだって？ そんなことはあり得ない。設計なんて誰がやったって同じだ。デバイスのコストに差が出るということはある得ない」という信じられない回答を耳にした。

これらの回答に満足できなかった筆者は、設計ファブレスへのヒアリングを試みた。設計ファブレスは、設計だけで収益を上げている。きっとコストに敏感であろうと思ったからだ。3社にヒアリングした結果、概ね、次のような結果を得た。「設計には大きく分けて4段階ある。まず、第1段階のアーキテクチャ設計。ここで、上手い設計者とそうでないのとは、デバイスのコストに10倍の差が出る。次に、第2/第3段階の論理設計および回路設計。ここでは、上手い設計者とそうでないのとは2~3倍の差が出る。最後のレイアウト設計。ここでは、上手い設計者とそうでないのとは、数十%の差が出る」。設計のやり方でデバイスのコストに差が出ないのか？」と質問して、「出る」と即答できない設計関係者、「差が出る筈がない」と断言した設計関係者は、一体どのような設計を行っているのだろうか？

マネージャーおよび経営者

日本半導体メーカーの組織において、どのような社員が昇格し、どのような社員がマネージャーおよび経営者になるのだろうか？（図2）

半導体は、ムーアの法則に従って3年ごとに70%微細化し続けている。その結果、技術の難度は年々高くなる。ここで仮に、1980年に微細加工グループに新人5人が配属されたとする。彼らは、微細加工技術の開発をそれぞれ担当する。10年が経過し、90年になると、微細化はより進展し、技術的難度が増大している。10年前新人だった5人には、職位に

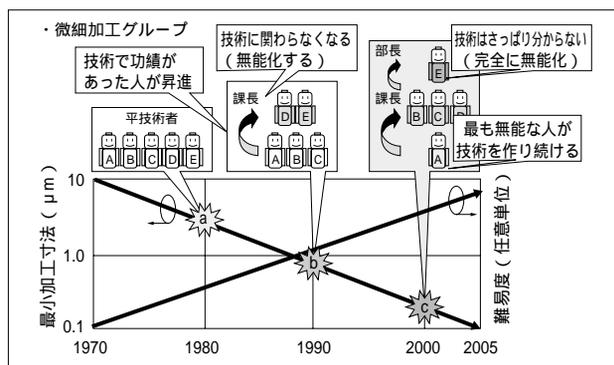


図2 誰が昇格しているのか

変化が生じており、技術で功績を上げた者が課長に昇進している。課長になると、技術から遠ざかる傾向がある（その方が“偉い”と思われる）。その結果、無能化する課長が出現する。何故なら、技術が得意で技術で功績があったから課長になったのであり、マネジメント能力があったわけではないからである。さらに10年が経過し、2000年になった。微細化はさらに進み、技術的難度はますます増大。例の5人は、その後どうなったであろうか？ 10年前課長だった者から部長が誕生している。部長になると、ますます技術から遠ざかる。その部長が技術に関わっていたのは、はるか彼方の十数年前であり、最先端技術は全くわからなくなっている。その結果、完全に無能化し、ご隠居生活に入る。一方、20年経っても未だに課長に昇進せずに技術を作っている者もいる。技術開発があまり得意ではなく、さしたる功績も上げられない者が、加速度的に難しさを増した技術開発を行わなければならないようになってきているのである。

つまり、技術が得意な者は短期間で技術開発の功績を上げ、そのご褒美で課長や部長に昇進し、技術には関わらなくなる。その反面、得意な技術ではないマネジメントが仕事になるが、そもそもマネジメント能力を買われて課長になったのではない。そのため、ほとんどの課長および部長が無能化する。その結果、最も技術的に能力の低い者が、加速度的に難しさを増す技術開発を行わなければならないのである。何というジレンマだろうか。

以上のようなことから、半導体の組織においては、マネジメントできないマネージャー、経営できない経営者が多数存在することになる。

“擦り合わせ”を生かすために

半導体産業は自動車産業と同様に、日本人の得意な“擦り合わせ”型の産業である。しかし、世界最強の自動車産業に対して、日本半導体産業は今一つパツとしない。それは、組織が“擦り合わせ”に最

適な構造になっていないことにあると考えられる。先鋭化してしまって自分の専門領域しか見えていない要素技術者、性能しか頭にないインテグレーション技術者、デバイスコストなど考えたこともない設計者、マネジメント能力のないマネージャー、経営能力のない経営者。要するに、製造技術は“擦り合わせ”が必要であるにもかかわらず、組織はモジュール化してしまっている。加えて、最適な人材がマネージャーや経営者になっていない。

では、どうしたら良いのか？ すべての技術者が、全体を俯瞰した上で、自身の専門分野を最適化できるようにすべきである。具体的に言えば、技術者は、一度は自分でCMOSのプロセスフローを書き、自分で上から下までプロセスをやってみて、トランジスタを動かすという経験を積むべきではないか？ また、優秀な技術者をむやみに管理職にしない工夫が必要だ。優秀な技術者は、技術者として高給で処遇するようにする。さらに、設計者、インテグレーション技術者は、一度はマーケティングおよび営業を経験するべきである。自分の作るデバイスが、市場の中でどのような機器において、誰にどのように使われるのかを知っておくべきである。そして、マネージャーおよび経営者は、最低でもビジネススクールでMBAまたはMOTを学ぶべきだ。技術者が技術開発を行うためには、物理学、化学、電磁気学、統計力学、半導体工学など、関係する学問を勉強するだろう。それと同様に、プロのマネージャー、プロの経営者になるのであれば、経営学を勉強することは必要不可欠の素養である。

経営能力のある経営者、マネジメント能力のあるマネージャーが、世界の動向を俯瞰してデシジョンする。設計者およびインテグレーション技術者が、市場を俯瞰して設計し、プロセスフローを構築する。プロセス技術者は、デバイス全体を俯瞰して専門の要素技術を開発する。このようにすれば、競争力のある半導体デバイスが製造できると思うが、どうだろうか？

参考文献

- 1) 筆者は2002年10月まで、16年間にわたり半導体の微細加工技術開発に従事。その後4年半、同志社大学で社会学者として、外側から半導体業界を観察した
- 2) 例えば、藤本隆宏：日本もの造り哲学、日本経済新聞出版社（2004.6）p.146
- 3) 鈴木良始、湯之上隆：半導体製造プロセス開発と工程アーキテクチャ論 - 装置を購入すれば半導体は製造できるか - 、同志社商学、第60巻3・4号（2008）pp.54-154
- 4) 湯之上隆：日本半導体産業のコスト競争力に関する一考察 - プロセス開発の初期過程に問題あり - 、技術革新型企業創生プロジェクト（2006）