

《各種SoCの動向》

# SoC分野でパラダイムシフト FPGAの世界市場が急拡大へ



働エフエーサービス 半導体事業部 技術主幹 湯之上 隆

SoCの世界では、設計件数においてASIC/ASSPが減少する一方、FPGAが増加している。これは、ASIC/ASSPに、FPGAが置き換わる例が急増しているからである。この現象の背景には、微細化と高集積化の進展により設計/マスク/製造コストが急騰していること、また、携帯電話、PC、デジタル家電などは短命化が進んでいるため、1つのSoC生産数量が少量化していることがある。開発コストや開発期間の点では、ASIC/ASSPよりFPGAの方が有利になってきたのである。トップ争いをしている米Xilinx、米Alteraに加え、米Actel、米Lattice Semiconductorを加えた4社がFPGAを牽引。今後、携帯電話の新しい通信規格LTEや、産業機器、車載半導体の分野において、FPGA市場はさらに拡大するだろう。日本SoCメーカーの参入はないのだろうか？

## FPGA市場が急拡大

21世紀に入って各種SoC動向に変化が生じている。まず、ASIC (Application Specific Integrated Circuit) 設計開始件数は、1997年に1万1000件を超えてピークとなり、その後、急激に減少に転じた。2002年までの5年間で約1/3になり、その後も緩やかに減少を続けている(図1)。次に、ASSP (Application Specific Standard Product) 設計開始件数は、2003年～2007年までほぼ横ばいであったが、その後、緩やかに減少している(図2)。

一方、FPGA (Field-Programmable Gate Array) / PLD (Programmable Logic Device) 設計開始件数は、2000～2003年にかけて減少したものの、2003年以降は、リーマンショックで一時的に減少した2009年を除けば、着実に増加している(図3)。また、マイクロプロセッサコアを持つFPGAの割合が増大していることも、特筆すべき傾向である。

すなわち、ASIC/ASSPが減少する中、FPGA/PLDだけが増加傾向にある。これは、図4に示すように、ASIC/ASSPに、FPGAが置き換わる例が急増しているからである。

本稿では、各SoCの特徴を整理した上で、何故、FPGA市場が拡大しているかを明らかにする。

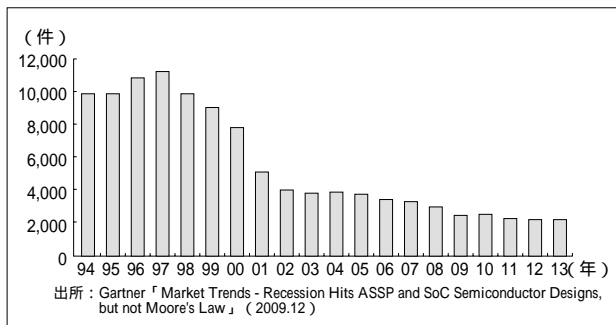


図1 世界全体のASIC設計開始件数

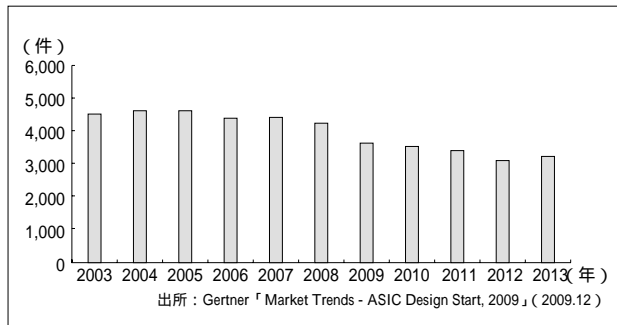


図2 世界全体のASSP設計開始件数

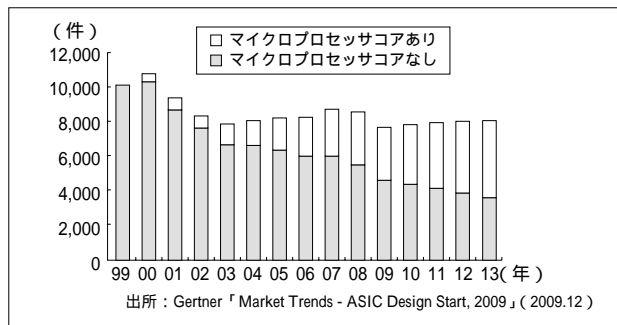


図3 世界全体のFPGA/PLD設計開始件数

アプリケーション	置き換えた製品	アプリケーション	置き換えた製品	アプリケーション	置き換えた製品
入退室管理装置	ASSP	マルチビューアシテム	ASSP	セキュリティ暗号化	ASSP
防犯監視システム	ASSP	OC768フレーマ	ASSP	セキュリティコアプロセッサ	ASIC
プリントヘッドインターフェース	ASIC	DDCおよびDUC	ASSP	100Gマルチプレクサ/トランスポンダ	ASSP
GPS対妨害装置	ASIC	フレーマおよびFEC	ASIC	GPON-トラフィック管理	ASSP
STS12フレーマ/マップ	ASIC	暗号化機器	ASIC	スイッチファブリック	ASIC
40Gトランスポンダ	ASSP	ストレージ暗号化	ASIC	ビデオスイッチ	ASIC
40Gマルチプレクサ/トランスポンダ	ASSP	40/100G Ethernet テスタ	ASSP	プリントエンジン	ASIC
イメージ処理	ASSP	SSD用フラッシュインターフェース	ASIC	ビームフォーミング	ASIC
リアビューカメラ	ASSP	40/100G Ethernet	ASSP	DDC/DUC	ASSP
計器パネルディスプレイ	ASSP	エンタープライズスイッチ 4x40GELC	ASIC	カスタムサウスブリッジコンパニオンチップ	ASIC
グラフィックスディスプレイコントローラ	ASSP	エッジルータ コア/データセンター	ASIC	トラフィックマネージャ	ASIC
1394インターフェース	ASSP	eQAM	ASSP	OC-3/OC-12クロックデータリカバリ	ASSP
ビデオコントローラ	ASSP	CMTSルータ	ASSP	1588スレーブクロック機能	ASIC
ワイヤレス機器	ASSP	次世代スイッチ	ASIC		
		セキュリティ/ファイアウォール	ASSP		

図4 FPGAがASIC/ASSPに置き換わった

(出所: Xcell journal (2010.10.20) p.7)

## SoCの分類方法

SoCの分類方法には、いくつかの種類がある。例えば、機能（メモリかロジックか）と顧客（汎用かカスタムか）により分類する方法。または、セットメーカーなどのユーザーと半導体メーカーの設計分担領域によって分類する方法がある。

### 機能と顧客による分類

表1に示すように、SoCとは広義にはロジックLSIを指す。広義のSoCには、CPUやDSPも含まれる。一方、狭義にはSoCとはカスタムLSIを意味する。カスタムLSIは、ゲートアレイ（GA）、エンベデッドセルアレイ（ECA）、スタンダードセルアレイ（SCA）および、FPGAに代表されるPLDの4種類に分けられる。

GAでは、CMOSを基本単位としたベーシックセルをマスターライスとして準備し、その後、ユーザーが所望する論理を構成するようにメタル配線を行う。この方式では、開発期間を短くすることができるが、CPUやSRAMなどの大規模な機能ブロック（マクロセル）を埋め込むことができないため、IPの効率的な利用や集積度の向上には限界がある。

ECAは、GAにマクロセルを埋め込んだSoCである。これによって、GAでは困難だった高機能化および大規模化が実現できるようになった。しかし、必然的に、開発期間と開発コストは増大する。

さらなる高機能化と高集積化を推し進めたSoCがSCAである。SCAでは、ベーシックセルを一切用いず、各種のマクロセルを最初から最適な位置に配置する。その結果、高機能化と高集積化を飛躍的に増大させることができるようになった。しかし、その反面、すべての設計を完了しないとマスクを作れないため、開発期間と開発コストが増大

表1 機能および顧客によるLSIの分類

メモリ LSI	汎用 LSI	揮発性メモリ	SRAM DRAM
		不揮発性メモリ	マスクROM Programmable ROM (PROM) フラッシュ、EEPROM
ロジック LSI (広義のSoC)	カスタム LSI (狭義のSoC)	プロセッサ	CPU、MPU DSP
		フルカスタムLSI	ゲートアレイ エンベデッドセルアレイ スタンダードセルアレイ Programmable LSI (FPGA)

出所: 菊池正典「半導体とシステムLSI」日本実業出版社、p.21

表2 設計分担によるSoCの分類

	ASSP	ASCP	ASIC	COT
仕様設計		ユーザー		
RTL設計			ユーザー	
論理合成				ファブレス
論理検証	半導体メーカー			
レイアウト		半導体メーカー		
試作			半導体メーカー	
テスト				ファンドリー
量産				

出所: 菊池正典「半導体とシステムLSI」日本実業出版社、p.31

することになった。

一方、FPGAは、ユーザーが購入した後、電氣的にプログラミングを行い、専用ロジック化することができるSoCである。GA、ECAおよびSCAで必要な(膨大な)マスク開発や製造期間は必要がない。FPGAの単価は高いが、非常に少量であれば専用マスクを作る必要がないため、むしろコストは安くなる。そのため以前は、特殊な少量製品、試作品、プログラムのエミュレータ用などに用いられてきた。

### 設計分担による分類

ユーザーと半導体メーカーがどのように設計を分担するかによって、SoCは、ASIC、ASSP、ASCP (Application Specific Custom Product) およびCOT (Customer Owned Tooling) の4種類に分類される(表2)。

ASICでは、ユーザーが論理検証までを行い、半導体メーカーがレイアウト以降を担当する。日本のSoCメーカーには、この形態が多い。ASCPでは、仕様設計からRTL設計までをユーザーが行い、論理合成以降を半導体メーカーが担当する。ASSPでは、半導体メーカーが仕様設計から量産までのすべてを行う。従って、この分類においては、カスタムLSIではなく汎用LSIになる。例えば、CPUやDSPがこれに相当する。COTとは、いわゆるファブレス-ファ

表3 各種SoCの性能比較

	FPGA	GA	ECA	SCA
開発期間	1日	数日~2、3週間	4~5週間	数か月
開発コスト	小	中	大	最大
マクロセル	埋め込み	なし	埋め込み	埋め込み
設計自由度	中	小	大	大
集積度				

出所：菊池正典「半導体とシステムLSI」日本実業出版社、p.29

ンドリーモデルが設計・製造するSoCに相当する。ユーザーであるファブレスは、ファンドリーからデバイスパラメータを入手し、仕様設計からマスク製造までを行う。ファンドリーは、このマスクを使って試作と量産を行う。

何故、今FPGAなのか？

上記分類を踏まえて、各種SoCの開発期間、開発コスト、設計自由度などを比較してみる（表3）。SCAは様々なマクロセルを自由自在に使うことができ、設計自由度が高い。それゆえ、高機能、高集積化を求める最新のASIC/ASSP用に向いているように思われる。しかし、開発期間が長く、開発コストも高い。また、設計やプロセスが極度に困難度を増している昨今においては、設計通りに動くのか？ 当初の納期と予算通りにできるのか？ そして、本当に売れるのか？ といったリスクがつかまとう。

一方、FPGAは、SCAに比べれば設計の自由度は低い。また、SCAと比較して、3~4倍のトランジスタを必要とする。そのため、チップサイズが大きくなる上、回路速度は遅くなる傾向にあり、単価は高い。FPGAは、米Xilinxの共同設立者であるRoss Freeman氏が発明したが、Xilinxの最初の製品「XC2064」をレイアウトしたBill Carter氏は、「何というトランジスタの無駄使いだろう！」と述べたという。しかし、FPGAは、SCAに比べて開発期間は極めて短く、開発コストも小さい。さらに、再プログラミングが可能という特徴があるので、チップ製造後に、容易に機能を変更することができる。

ここで、ASIC/ASSPを、ECAおよびSCAで製造する場合と、FPGAで製造する場合のチップコスト比較を行ってみよう（図5）。チップコストとは、（開発費 + 製造費）/生産数量で算出する。

大量生産する場合は、SCAのチップコストが最も安い。規模の経済が働くからである。一方、生産数量が少ない場合は、SCAよりもFPGAの方が、チップコストが安くなることわかる。

微細化と高集積化が進むとともに、設計/マスク/

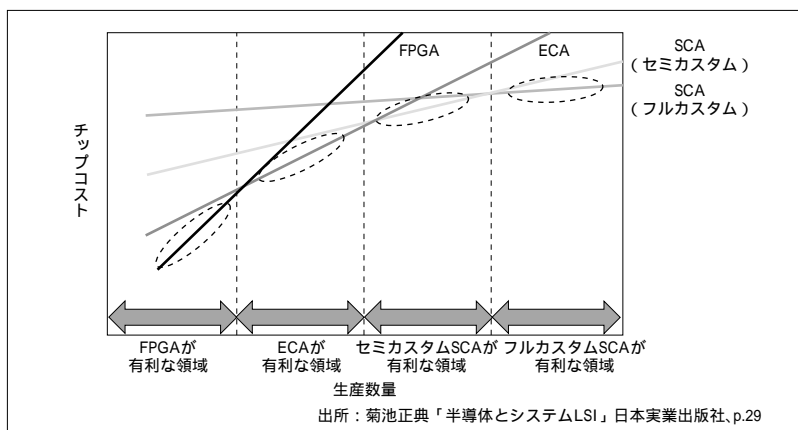


図5 各種SoCにおける生産数量とチップコストの関係

製造コストが急騰している。また、携帯電話、PC、デジタル家電などは短命化が進んでいる。そのため、1つのSoCの生産数量は少量化する傾向にある。このような背景により、ASIC/ASSPは、SCA方式で作るよりも、FPGAの方が有利になってきた。ASIC/ASSPが減少する一方でFPGAが増加しているのは、このような理由による。

XilinxとAlteraの2強争い

FPGA分野においては、Xilinxと米Alteraの2社がトップ争いを演じている。2010年は、どちらも売上高の最高記録を更新する模様である。この2社に、米Actel（現Microsemi）、米Lattice Semiconductorを加えた4社がFPGAの世界市場を牽引している。中国の携帯電話の3G化、今年からサービスが始まる新しい通信規格Long Term Evolution（LTE）、産業機器、車載半導体において、FPGA市場が拡大すると予測されている。

残念ながら、ここに日本SoCメーカーの名前が出てこない。日本SoCは、ASICに固執してきた傾向がある。SoCといっても、日本メーカーの多くは、セットメーカーが仕様設計を行ったものを試作、製造しているだけだ。これは本当の意味でのSoCではない。単なる部品屋に等しい。部品屋ならば、利益が出る部品屋を目指すべきである。そのような視点から言えば、開発費がかからないFPGAは、利益を出せずに四苦八苦ししている日本メーカーが取り組むべきSoCだと思うが、いかがであろうか？

参考文献

- 1) Xcell journal (2010.10.20) pp.4-11
- 2) 菊池正典：半導体とシステムLSI、日本実業出版社（2006）
- 3) 半導体産業新聞（2010.11.10）第4面