

米国のバイデン政権が半導体製造の国内回帰策を掲げる中、インテルが3月23日、約2兆円を投じてアリゾナ州に、EUVを使った7nmプロセスの半導体工場を2棟建設することを発表した。新工場のうち1棟はプロセス、もう1棟はファブリー用であり、2024年の稼働を目指している。

インテルは12年にもファブリーに乗り出したが失敗したため、今回が2度目の挑戦となる。しかし、筆者は今回もインテルの成功はおぼつかないと考えている。その理由は、ファブリーの売上高シェアで55%を独占する、TSMCのビジネスを分析すれば明白である。

第1に、TSMCは現在世界で唯一、5nmプロセスによるロジック半導体の量産を実現している。しかし、1987年に設立されたTSMCは、その当時から現在に

米インテル、ファブリーに2度目の挑戦

どう考えても成功すると思えない

至るまでC・22倍以上に多様な半導体のファブリーのレガシーな半導体から最先端の5nmまで、すべての世代のプロセスの半導体を量産し続けている。

一方、インテルは2年ごとに最先端プロセスに移行しながら、プロセスの製造を続けてきた。したがって、インテルには最先端プロセスしか存在しない。その最先端プロセスでも16年以降、14nmから10nmへの移行に失敗し続けており、7nmプロセスの立上げのめどが立っていない。

ここにTSMCとインテルの大きな違いがある。TSMCは、一度立ち上げたプロセスが最先端でなくなった後も、レガシーな半導体を製造し続けており、これが利益の源泉になっている。最先端プロセスによる半導体は、レガシーなプロセスの上に、まるで地層のように積み重なっているのである。

第2に、TSMCは世界の最先端を独走するロジック半導体だけでなく、通信半導体、アナログ半導体、CMOSセンサー、パワー半導体、MEMSに至るまで、多種

つまり、TSMCのビジネスは多品種少量生産であり、すべてについてレガシーから最先端まで製造できる。ところが、インテルは少品種大量生産であり、レガシーなプロセスでは製造できない。

第3に、ファブリーはTSMCが制した例は、実は設計なのだ。例えば、TSMCが5nmプロセスをリリースする際、ファブレスのために設計ツールの中に「セルライブラリ」というものを用意する。セルライブラリには、ARMのプロセッサ、テキサスインスツルメンツのデジタルシグナルプロセッサ(DSP)、各種メモリなどのセルが並んでいる。

これらのセルは、確実に動作することが保証されている上に、TSMCがすでに製造プロセスを開発している。したがって、ファブレスはセルライブラリの中のセルをレゴブロックのように並べれば、有望の半導体が設計できる。そして、その半導体はTSMCが製造してくれる。TSMCは、このようなセルライブラリを、すべてのプロセス世代のあらゆる種類の半導体に対して用意している。

一方、24年からファブリーに参入するインテルは、7nmのプロセッサ以外に何のセルライブラリを用意できるのだろうか？ 多様なセルライブラリが用意できなければ、ファブリービジネスは成り立たない。このように考えると、インテルのファブリーが成功するとは思えないのである。

(微細加工研究所 所長)

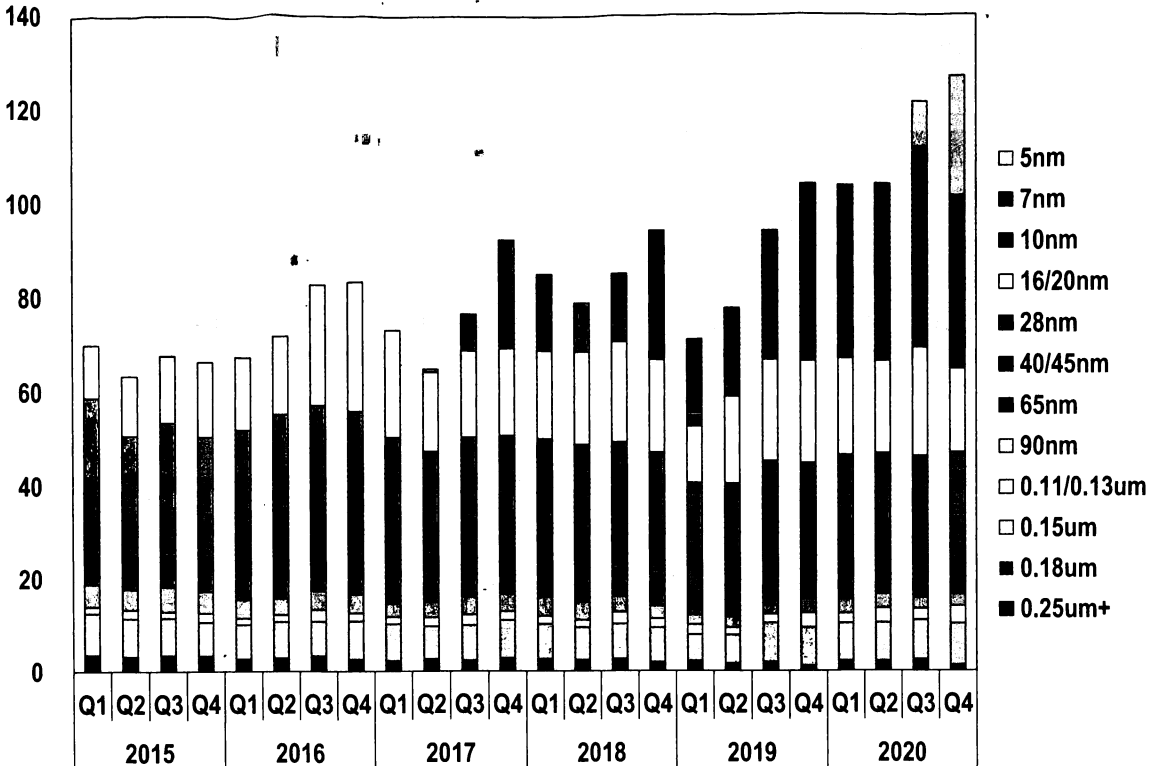


図1 TSMCのプロセスノード毎の半導体売上高(～2020年Q4)

出所: TSMCの決算報告書を基に筆者作成