

半導体漫遊記

372

湯之上隆

今年2025年は、先端ロジック半導体にとって大きな転換点となるエポックメイキングな年である。というのも2nm世代のロジック半導体において、新たなトランジスタ構造であるゲート・オール・アラウンド(GAA)や裏面から電源を供給する裏面電源配線(BSPDN)の採用が見込まれているからだ。

では主要なロジック半導体メーカーは、どのような戦略をとり、現在どの段階にいるのだろうか。

TSMCはGAAを採用する2nmプロセスの開発を5年以上前に開始し、約2年前からはリスク生産に移行している。リスク生産とは試作の一種だが、25年第2四半期時点で、その規模は月産2~3万枚に達している。さらに2nmチップの完成度は極めて高く、ロジックチップ内に組み込まれるSRAMというメモリの歩留まりが90%を超えているという情報もある。

nmの量産を開始すると発表しており、現在は量産直前の段階にあると考えられる。また裏面電源配線については、2nmファミリイの「A16」プロセスで採用される予定で、その量産は26年と見込まれている。現

先端半導体メーカーの現在地

TSMCは量産目前

ラピダスは開発の入り口

時点ではTSMCの計画は順調に進んでいるようだ。

サムスン電子は22年6月に量産を開始した3nmプロセスにおいて、GAA構造を業界で初めて導入した。これは2nm世代でTSMCに追いつき、追い越すことを狙い、先行してGAAの量産を実施し、技術習得を図るといった戦略的意図があったと推測される。

しかし3nmの歩留まりは10%台にとどまっているとされることから、サムス

ン電子の2nmは現在、開発の後半段階にあると見られ、量産に移行するにはまだ相当な時間がかかるだろう。

16年に10nmプロセスの立ち上げに失敗し、その後5年間微細化が停滞した米インテルは、21年に「Intel 7」「Intel 4」「Intel 3」「Intel 20A」「Intel 18A」の5世代のプロセスを4年間で量産

顧客の獲得を目指している。ただし1世代に2つの主要技術を同時導入することとは非常にリスクが高く、この戦略は「ばくち」的とも言える。現状18Aは開発の後半段階にあると考えられる。

27年までに2nmプロセスの量産を目指すラピダスは、米IBMとともにGAAの開発を進めており、24年12月の半導体の国際学会でその試作と動作に成功し

するという計画を発表した。しかしこの計画は頓挫し、25年3月に就任した新CEOは途中の世代をスキップし、18Aにリソースを集中するという大胆な戦略転換を打ち出した。

しかし協力先であるIBMにはGAA搭載チップの量産実績がなく、ラピダスに在籍する日本の技術者も32nm以降3nmまでのプロセスノウハウを持っていない。このためラピダスの2nm開発はようやくスタートラインに立った段階であり、量産までの道のりは

まだ長いといえる。以上から2nmに関してTSMCが量産直前であり、サムスン電子とインテルが開発の後半段階にあ

る。一方、ラピダスは開発初期段階にあり、3社との差は依然として大きいと考えられる。(微細加工研究所・所長)

	2019	2020	2021	2022	2023	2024	2025	2026	2027
TSMC	7nm+ EUV	N5	N5P	N4 N3		N4P N3E	N2 GAA	A16 BSPDN	A14
Samsung	7nm EUV	N5	N4	N3 GAA		3GAP	SF2 BSPDN?	SF2P	SF1.4
Intel		intel 10	intel 7	intel 4 EUV	intel 3	intel 20A GAA	intel 18A Ribbon FET Power Via	intel 14A	
Rapidus				設立			Pilot		N2 EUV GAA BSPDN?

先端半導体メーカー各社のロードマップ

出所: Ken Kuo (TrendForce), "Analysis and Technical Advancement of Most Advanced Foundry and Package Markets in 2025 under the AI Future", (2025年4月17日)の発表スライドを基に筆者作成